

	TITLE										UART interrupt-to-task pipeline		VER.		v00.01		DATE/TIME										2026-07-19T00:00:00+02:00																																						
	PROJECT										Freestanding C nad FreeRTOS										SERIES		FreeRTOS C										CARD		13/15			SHEET		1/8																									
	DIR.		Inf.		PRG.		_		CORE		_		SCOPE		_		LEVEL		_		POS.		_		GITEA UUID										6a838fd1-ab1b-52b6-baaf-659120a4d60a										90a3638b-63f8-5a9c-8b5e-7d98b72ac53d										AUTHOR W. Pabliś 2026										
	GITEA https://zsl-gitea.mpabi.pl/edu-freertos-c/lab-rv32i-freertos-c-uart																																																																
HTML https://dce7fb9d-7b2f-54d9-96a2-3a30d3070b84.mpabi.pl/6a838fd1-ab1b-52b6-baaf-659120a4d60a																																																																	

Cel karty

Uczeń buduje ograniczoną ścieżkę UART RX: ISR przenosi bajty do ringa i budzi zadanie, a zadanie składa ramki i jako jedyne posiada TX.

Zakres karty

Dwa prawdziwe external IRQ pokazują poprawną ramkę OK oraz przepełnienie: ring o ośmiu slotach udostępnia siedem, ISR odrzuca trzy najnowsze bajty, a zadanie kasuje niepełną ramkę.

Lekcja Task **Najważniejsza** **Priorytet**

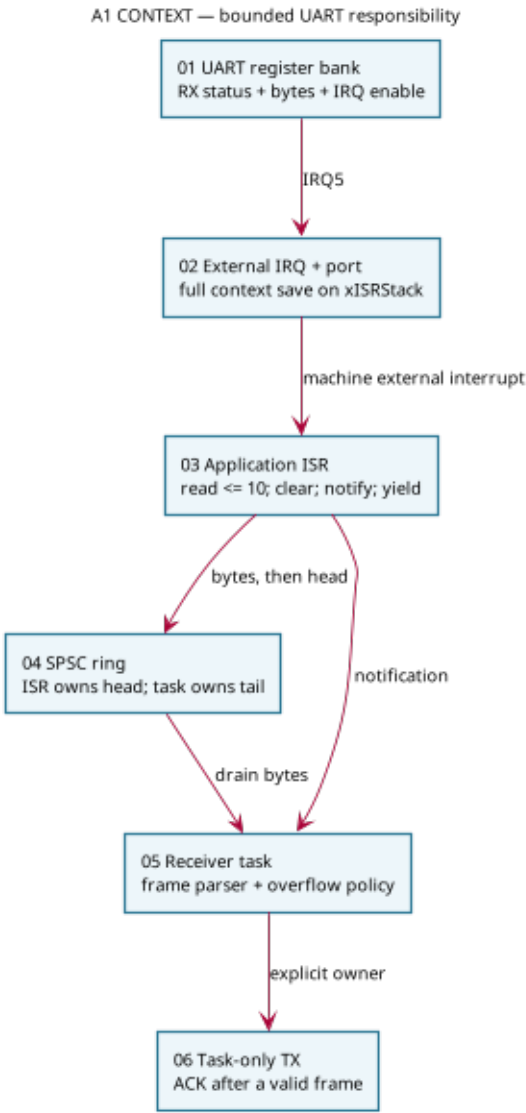
idea

FC13	Task01	bounded RX ISR, SPSC ring, task notification and frame ownership	główny
------	--------	---	---------------

		TITLE				UART interrupt-to-task pipeline		VER.		v00.01		DATE/TIME		2026-07-19T00:00:00+02:00									
		PROJECT				Freestanding C nad FreeRTOS				SERIES		FreeRTOS C		CARD				13/15		SHEET		2/8	
		SUBJ.		Inf.		PRG.		CORE		SCOPE		LEVEL		POS.				GITEA UUID		6a838fd1-ab1b-52b6-baaf-659120a4d60a		90a3638b-63f8-5a9c-8b5e-7d48b72ac53d	
		CARD UUID		6a838fd1		6a838fd1		6a838fd1		6a838fd1		6a838fd1		6a838fd1				6a838fd1		6a838fd1		6a838fd1	
		GITEA https://zsl-gitea.mpabi.pl/edu-freertos-c/lab-rv32i-freertos-c-uart																					
		HTML https://dce7fb9d-7b2f-5d49-96a2-3a30d3070b84.mpabi.pl/6a838fd1-ab1b-52b6-baaf-659120a4d60a																					

A1 — Peripheral-to-task boundary

część 1/1 · r1 c1



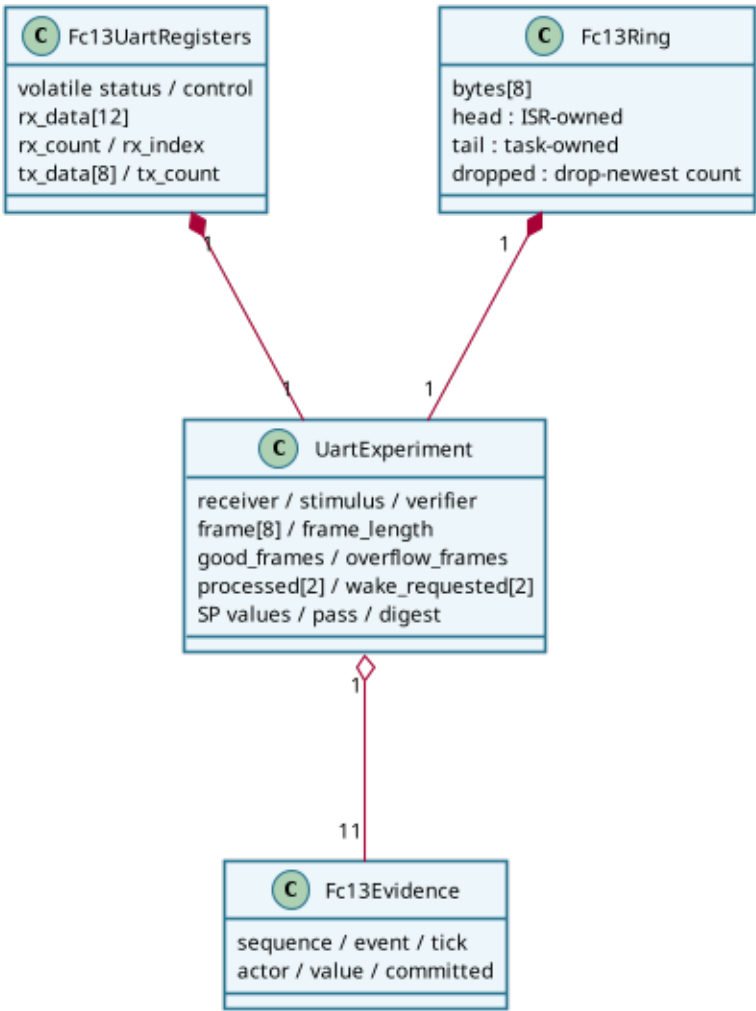
Rysunek 1: A1 CONTEXT — peripheral, ISR, ring, notification and receiver. — część 1/1 (r1 c1).

	TITLE		UART interrupt-to-task pipeline			VER.		v00.01		DATE/TIME		2026-07-19T00:00:00+02:00															
	PROJ.EXT		Freestanding C nad FreeRTOS			SERIES		FreeRTOS C		CARD		13/15			SHEET		3/8										
	URL		Inf.		PROG.		CORE		SCOPE		LEVEL		POS.		GITEA UUID		6a838fd1-ab1b-52b6-baaf-659120a4d60a		90a3638b-63f8-5a9c-8b5e-7d48b72ac53d		AUTHOR		W. Pabliński				
	GITEA		https://zsl-gitea.mpabi.pl/edu-freertos-c/lab-rv32i-freertos-c-uart																								
HTML														https://dce7fb9d-7b2f-5d49-96a2-3a30d3070b84.mpabi.pl/6a838fd1-ab1b-52b6-baaf-659120a4d60a													

A2 — Register, ring and task state

część 1/1 · r1 c1

A2 STRUCTURE — bounded UART storage

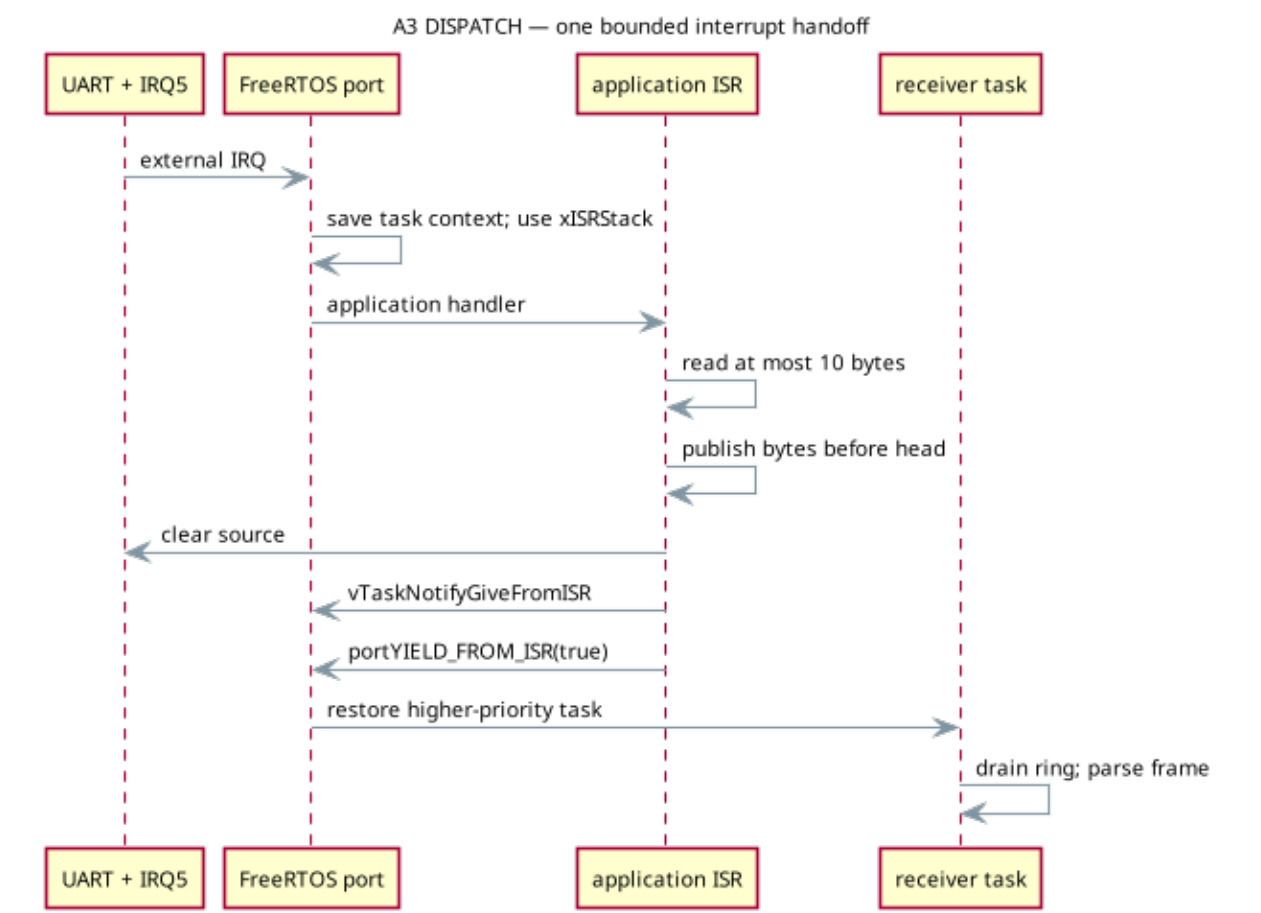


Rysunek 2: A2 STRUCTURE — register bank, seven usable ring slots and frame state. — część 1/1 (r1 c1).

	TITLE				UART interrupt-to-task pipeline		VER.	v00.01		DATE/TIME		2026-07-19T00:00:00+02:00									
	PROJECT				Freestanding C nad FreeRTOS				SERIES	FreeRTOS C		CARD	13/15		SHEET	4/8					
	URL:	Inf.	PRG.		CORE		SCOPE		LEVEL		POS.		GITEA UUID		6a838fd1-ab1b-52b6-baaf-659120a4d60a		90a3638b-63f8-5a9c-bb5e-7d48b72ac534				
	GITEA				https://zal-gitea.mpabi.pl/edu-freertos-c/lab-rv32i-freertos-c-uart				GITEA CARD UUID				6a838fd1-ab1b-52b6-baaf-659120a4d60a				AUTHOR		W. Pabliński		
	HTML				https://dce7fb9d-7b2f-5d49-96a2-3a30d3070b84.mpabi.pl/6a838fd1-ab1b-52b6-baaf-659120a4d60a																

A3 — ISR-to-notification binding

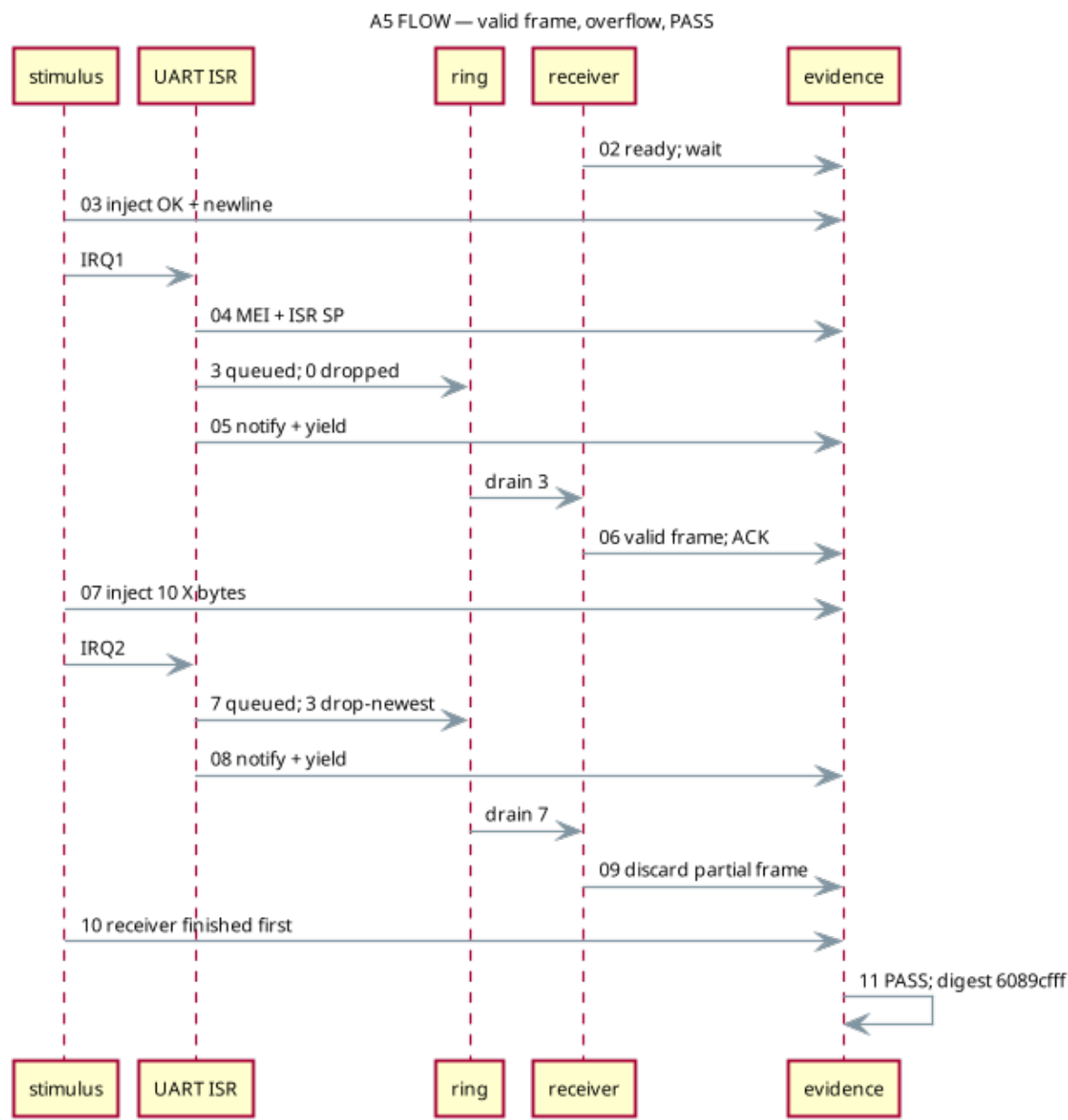
część 1/1 · r1 c1



Rysunek 3: A3 DISPATCH — MEI, bounded drain, notify and immediate task restore. — część 1/1 (r1 c1).

A5 — Two-frame replay

część 1/1 · r1 c1

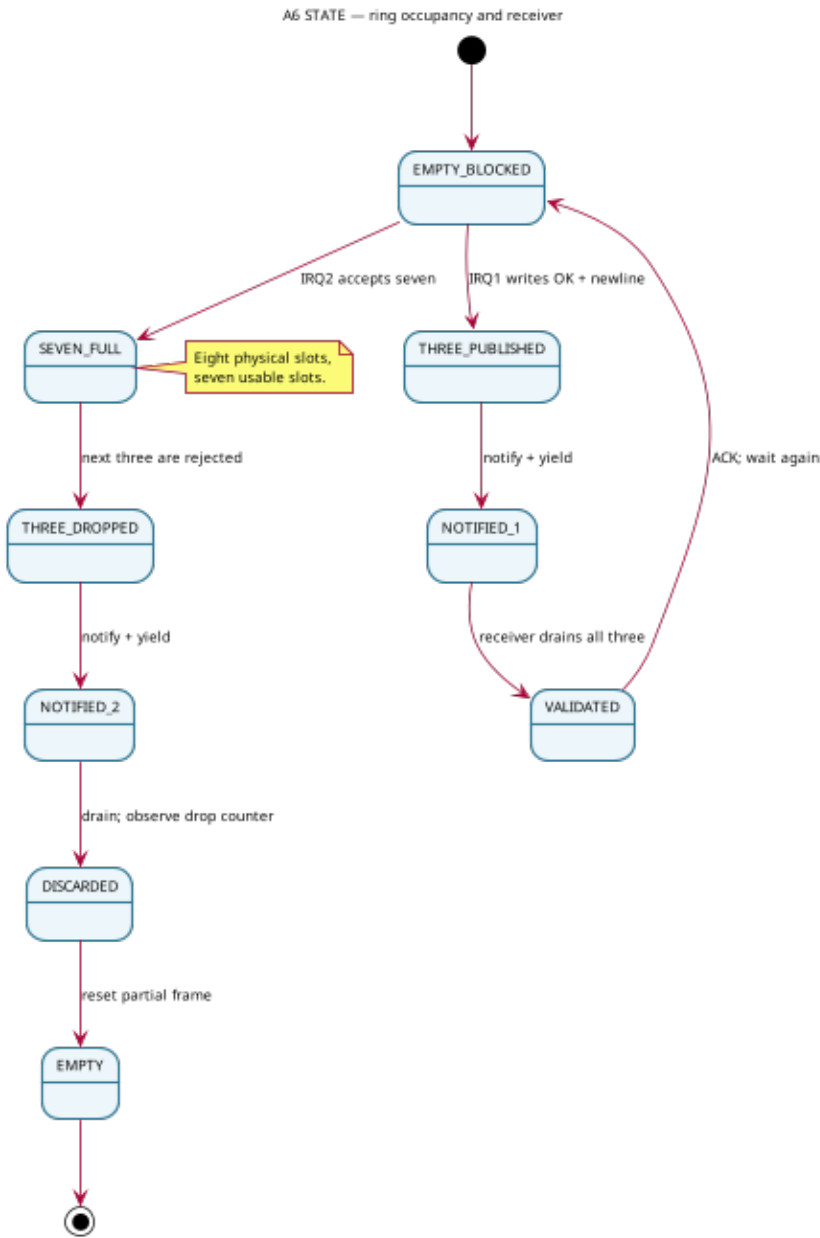


Rysunek 4: A5 FLOW — E01–E11 from configuration to verified PASS. — część 1/1 (r1 c1).

TITLE		UART interrupt-to-task pipeline				VER.	v00.01		DATE/TIME	2026-07-19T00:00:00+02:00				
PROJECT		Freestanding C nad FreeRTOS				SERIES	FreeRTOS C		CARD	13/15		SHEET	6/8	
URL:	Inf.	PRG.	CORE	SCOPE	LEVEL	POS.	GITEA UUID 6a838fd1-ab1b-52b6-baaf-659120a4d60a		90a3638b-63f8-5a9c-8b5e-7d9b72ac534c					
GITEA		https://zsl-gitea.mpabi.pl/edu-freertos-c/lab-rv32i-freertos-c-uart												
HTML		https://dce7fb9d-7b2f-5d49-96a2-3a30d3070b84.mpabi.pl/6a838fd1-ab1b-52b6-baaf-659120a4d60a												

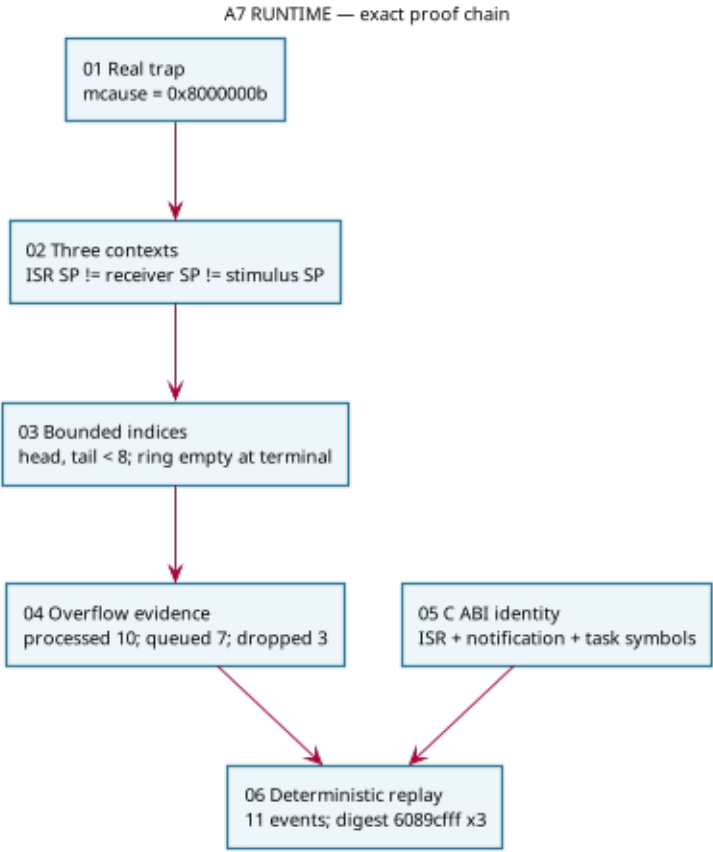
A6 — Ring and receiver states

część 1/1 · r1 c1



Rysunek 5: A6 STATE — empty, filling, notified, draining and overflow recovery. — część 1/1 (r1 c1).

	TITLE						UART interrupt-to-task pipeline		VER.		v00.01		DATE/TIME						2026-07-19T00:00:00+02:00																
	PROJECT						Freestanding C nad FreeRTOS						SERIES		FreeRTOS C				CARD		13/15		SHEET			7/8									
	SUBJ.		PRG.		CORE		SCOPE		LEVEL		POS.		GITEA UUID 6a838fd1-ab1b-52b6-baaf-659120a4d60a 90a3638b-63f8-5a6a-8c26-6872a0c5b6																						
	GITEA https://zsl-gitea.mpabi.pl/edu-freertos-c/lab-rv32i-freertos-c-uart																		HTML https://dce7fb9d-7b2f-5449-96a2-3a30d3070b84.mpabi.pl/6a838fd1-ab1b-52b6-baaf-659120a4d60a																



Rysunek 6: A7 RUNTIME — cause, stacks, indices, symbols and deterministic identity. — część 1/1 (r1 c1).

	TITLE							UART interrupt-to-task pipeline			VER.		v00.01		DATETIME		2026-07-19T00:00:00+02:00										
	PROJECT							Freestanding C nad FreeRTOS							SERIES		FreeRTOS C			CARD		13/15		SHEET		8/8	
	URL:		Inf.		PRG.		CORE		SCOPE		LEVEL		POS.		GITEA UUID		6a838fd1-ab1b-52b6-baaf-659120a4d60a			90a3638b-63f8-5a9c-8b5e-54e8b72c534c		AUTHOR W. Pabliś					
	GITEA															https://zsl-gitea.mpabi.pl/edu-freertos-c/lab-rv32i-freertos-c-uart											
	HTML															https://dce7fb9d-7b2f-5d49-96a2-3a30d3070b84.mpabi.pl/6a838fd1-ab1b-52b6-baaf-659120a4d60a											

1 Task01 — UART ISR to frame task

TASK TASK01 · Build and prove a bounded UART RX pipeline	
6a838fd1-ab1b-52b6-baaf-659120a4d60a	
BLOCK A - kontrakt	
Rozdziel właścicieli rejestrów, indeksów, parsera i TX.	
STEP owners · Zapisz tabelę własności.	
ISR zapisuje head; zadanie zapisuje tail i stan ramki.	
STEP predict · Przewidź dwa przebiegi.	
Wyznacz zajętość ringa dla trzech i dziesięciu bajtów.	
BLOCK B - replay	
Powiąż każdy RUN z jednym zatwierdzonym eventem.	
STEP valid · Sprawdź E03-E06.	
Trzy bajty, wake request, ACK i natychmiastowy receiver.	
STEP overflow · Sprawdź E07-E10.	
Siedem zaakceptowanych, trzy odrzucone i reset ramki.	
STEP identity · Sprawdź E11.	
ABI, trzy stosy, kolejność i digest.	
BLOCK Ćwiczenie · Ćwiczenie - polityka przepełnienia	
Zmień wyłącznie politykę z drop-newest na drop-oldest. Zapisz nowy kontrakt indeksów i przewidź, które siedem z dziesięciu bajtów odczyta zadanie.	
Evidence: Tabela bajtów wejściowych, head/tail przed i po IRQ, drop counter oraz ślad zadania.	
Acceptance: Uczeń zachowuje bounded ISR, nie publikuje indeksu przed bajtem i potrafi wskazać utracone dane.	
Task acceptance: PASS; two real IRQs; ISR budget ≤ 10 ; valid ACK; seven accepted and three dropped on overflow; no index or TX ownership violation; deterministic digest.	
WNIOSEK	
Notyfikacja przenosi informację o pracy, nie bajty. Dane mają osobny ograniczony ring; kolejność publikacji, budżet ISR i jawna polityka przepełnienia są częścią kontraktu.	